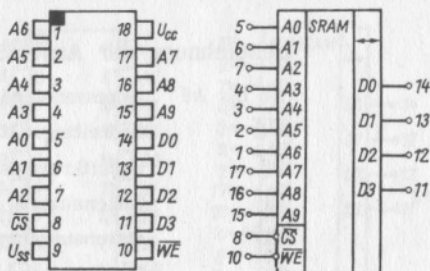


US 224 D/VL 224 D/ UL 224 D

Statischer (1 k x 4) Bit CMOS RAM



Bezeichnung der Anschlüsse

A0 bis A9	Adresseneingänge
\overline{WE}	Schreibsignal
\overline{CS}	Schaltkreisauswahl
DQ0 bis DQ3	Datenein- und -ausgänge
U_{CC}	Betriebsspannung
U_{SS}	Masse

Eigenschaften Anschlußbelegung und Schaltzeichen

Typstandard: TGL 42233

Bauform: DIP-18, Plast (Bild 6)

- CMOS-Technologie,
- Adressenzwischenspeicherung,
- Tristate-Ausgänge.
- Der Übersichtsschaltplan besteht aus folgenden Teilschaltungen:

- * Speichermatrix mit 64 Zeilen und 64 Spalten,
- * Adreßeingangsschaltung (Adreßlatch) für 10 Adressen,
- * Spaltendekoder mit 4 Schreib-Lese-Verstärkern,
- * Zeilendekoder,
- * 4 bidirektionale Datenein-/ausgänge, Taktsteuerung.

Ausgewählte Kennwerte

Kennwert	Kurzzeichen	Meßbedingung	min.	typ.	max.	Einheit
Betriebsspannung	U_{CC}		4,75		5,25	V
Schlafspannung	U_{CCS}		2			V
Betriebstemperatur	T_a	US 224 D 20;	0		70	°C
		UL 224 D 30				
\overline{CS} -Zugriffszeit	t_{CLDV}	VL 224 D 20	-25		85	°C
		US 224 D 20;			200	ns
		VL 224 D 20				
		UL 224 D 30			300	ns
Stromaufnahme	I_{CC}	US 224 D 20;			3	mA
		VL 224 D 20				
		UL 224 D 30			6	mA
Schlafstromaufnahme	I_{CCR}	US 224 D 20			5	µA
		VL 224 D 20;			50	µA
		UL 224 D 30				